

MENU

SEARCH

INDEX

1/1



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11)Publication number: 10285390

(43)Date of publication of application: 23.10.1998

(51)Int.Cl.

H04N 1/40  
B41J 2/52  
G06T 5/00  
H04N 1/405

(21)Application number: 09084877

(22)Date of filing: 03.04.1997

(71)Applicant:

(72)Inventor:

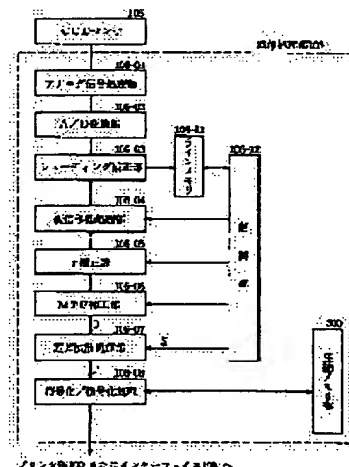
MINOLTA CO LTD  
ISHIGURO KAZUHIRO  
TADA KAORU  
HIROTA SO

(54) IMAGE PROCESSOR

(57)Abstract:

**PROBLEM TO BE SOLVED:** To execute an error diffusion processing, without deteriorating the image quality of data by detecting a half-tone area in multivalue digital data, detecting the concentration value of the area and setting a threshold used for the multivalue diffusion processing from the concentration value and executing the multivalue error diffusion processing.

**SOLUTION:** A prescribed image processing is executed on a signal outputted from a CCD sensor 105. In an error diffusion processing part 106-07, the error diffusion processing is executed as need. In the error diffusion processing, image concentration D of the image data outputted from an MTF correction part 106-06 and a reference concentrations S outputted from a control part 106-12 are used. Image data which is error-diffused is converted, and an image concentration P is outputted from the error diffusion processing part 106-07. It is then sent to a printer part 200 through an encoding/decoding processing part 106-08.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998 Japanese Patent Office

MENU

SEARCH

INDEX

(51)Int. Cl. <sup>6</sup>	識別記号	F I
H 0 4 N	1/40	H 0 4 N 1/40 1 0 3 B
B 4 1 J	2/52	B 4 1 J 3/00 A
G 0 6 T	5/00	G 0 6 F 15/68 3 1 0 J
H 0 4 N	1/405	H 0 4 N 1/40 B

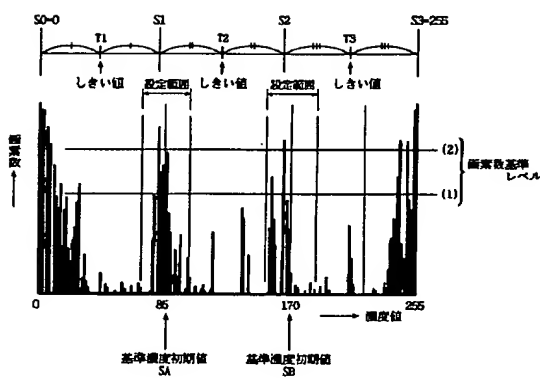
審査請求 未請求 請求項の数 3 O L (全10頁)

(21)出願番号	特願平9-84877	(71)出願人	000006079 ミソルタ株式会社 大阪府大阪市中央区安土町二丁目3番13号 大阪国際ビル
(22)出願日	平成9年(1997)4月3日	(72)発明者	石黒 和宏 大阪府中央区安土町二丁目3番13号大阪国際ビル ミソルタ株式会社内
		(72)発明者	多田 薫 大阪府中央区安土町二丁目3番13号大阪国際ビル ミソルタ株式会社内
		(72)発明者	廣田 創 大阪府中央区安土町二丁目3番13号大阪国際ビル ミソルタ株式会社内
		(74)代理人	弁理士 深見 久徳 (外2名)

(54) 発明の名称 画像処理装置

(57) 要約

【課題】 画像データの品質を落とすことなく画素拡散処理を行なうことができる画像処理装置を提供する。  
【解決手段】 入力された画像データに含まれる画素に基づき画素ヒストグラムを作成する。設定範囲内にある画素を有する画素から基準画素S1、S2を算出する。算出された基準画素S1、S2に基づいてしきい値T1〜T3が算出される。



【特許請求の範囲】

【請求項1】 画像画素に応じて得られた多値 (m個) のデジタルデータに、多値画素拡散処理を行ない、 $n$  ( $2 < n < m$ ) 値のデータを得る画像処理装置であつて、

前記多値のデジタルデータの中の中間領域を抽出する第1の抽出手段と、  
前記抽出された中間領域の画素値を抽出する第2の抽出手段と、  
前記抽出された画素値から、多値画素拡散処理に用いるしきい値を設定する設定手段と、  
前記設定されたしきい値を用いて、多値画素拡散処理を行なう処理手段とを備えた、画像処理装置。

【請求項2】 前記しきい値は、画素ヒストグラムに基づいて設定される、請求項1に記載の画像処理装置。  
【請求項3】 前記しきい値は、前記抽出された中間領域の画素の基準画素に基づいて設定され、  
前記基準画素は、画素数基準レベルを扱った数値を有する画素の画素値であり、  
前記画素数基準レベルは、基準画素初期値と、設定すべきしきい値の故とに基づいて設定される、請求項2に記載の画像処理装置。

【発明の詳細な説明】  
【0001】  
【発明の属する技術分野】 この発明は画像処理装置に関し、特に多値画素拡散処理を用いた画像処理装置に関する。

【0002】  
【従来の技術】 従来の多値画素拡散法を用いた画像処理装置の分野では、たとえば特開平4-2271号公報に示されるように、画像データを複数のしきい値と比較してその結果に対応した複数ビットの出力データを生成する技術が提案されている。

【0003】 図10は、従来の多値画素拡散処理回路の構成を示すブロック図である。図を参照して、多値画素拡散処理回路は、加算器31と、階調変換器32と、減算器33と、画素加算マトリクス34と、割差メモリ35と、アドレスカウンタ36とを備える。

【0004】 加算器31は、注目画素 (処理の対象となっている画素) の画素値D (8ビット) と、補正値Rとを加算し、補正後の画素値D' (8ビット) を出力する。

【0005】 より具体的には、図11 (A) を参照して、多値画素拡散処理回路に入力される画像 (デジタルデータ) は、x方向0〜xの画素、y方向0〜yの画素により構成される。図において注目画素が「\*」で示されている。加算器31には、注目画素の画素値Dが入力される。入力される画像の中で、注目画素を走査することにより、画素処理が行なわれる。

【0006】 割差メモリ35は、図11 (B) に示されるように入力される画像の画素と同じ数の画素から構成される。アドレスカウンタ36は、割差メモリ35の中の画素の、注目画素と同じ位置の画素を指示する。

【0007】 加算器31では、注目画素の画素値Dと、アドレスカウンタ36で指示された割差メモリ35の中の画素の画素値D' とを加算され、図11 (C) に示されるように、補正後の画素値D' が出力される。

【0008】 階調変換器32は、しきい値を用いることにより8ビットの補正後の画素値D' を変換し、2ビットの変換後の画素値Pを出力する。また、階調変換器32は、同時に割差の演算に用いるデータセレクタ出力T1を出力する。データセレクタ出力T1については後述する。

【0009】 減算器33は、補正後の画素値D' からデータセレクタ出力T1を減算することにより、得られた値を割差Eとして出力する。

【0010】 割差加算マトリクス34は、割差Eを割差メモリ35中の、注目画素の画素に分配する。割差メモリ35は、その割差を各画素ごとに加算して記憶する。

【0011】 割差メモリ35は、アドレスカウンタ36の指示するアドレスの画素の割差を補正値Rとして出力する。

【0012】 1枚の画像の中で、注目画素を操作し、すべての画素の画素値Dを変換後画素値Pとすることと、多値画素拡散処理は完了する。

【0013】 図12は、図10の階調変換器32の構成を示したブロック図である。図を参照して、階調変換器32は、比較器CP1〜CP3と、比較器の出力を加算するエンコーダENCLと、しきい値の1つまたは「0」を出力するデータセレクタSELとから構成される。

【0014】 比較器CP1は、補正後の画素値D' としきい値「192」とを比較し、D'  $\geq$  192であれば、「1」を出力する。D' < 192であれば、「0」を出力する。

【0015】 比較器CP2は、補正後の画素値D' としきい値「128」とを比較し、D'  $\geq$  128であれば、「1」を出力する。D' < 128であれば、「0」を出力する。

【0016】 比較器CP3は、補正後の画素値D' としきい値「64」とを比較し、D'  $\geq$  64であれば、「1」を出力する。D' < 64であれば、「0」を出力する。

【0017】 エンコーダENCLは、比較器CP1〜CP3の出力を加算し、変換後画素値Pとして出力する。

【0018】 データセレクタSELは、エンコーダENCLが出力する変換後画素値Pに応じてしきい値「64」、「128」、「192」または「0」のいずれかを選択してデータセレクタ出力T1として出力する。

【0019】 図13は、補正後の画素値D' と、変換

後画素速度Pと、データセクタ出力Tと、読込Eとの関係を示す図である。

【0020】補正後の画素速度D'の値が0～63であれば、変換後画素速度Pは“0”となる。このとき、データセクタ出力Tは“0”となる。このため、減算器33から読込EとしてD'＝0の値が出力される。

【0021】補正後の画素速度D'の値が64～127であれば、変換後画素速度Pは“01”となる。このとき、データセクタ出力Tは“64”となる。このため、減算器33から読込Eとして、D'＝64の値が出力される。

【0022】補正後の画素速度D'の値が128～191であれば、変換後画素速度Pは“10”となる。このとき、データセクタ出力Tは“128”となる。このため、減算器33から読込EとしてD'＝128の値が出力される。

【0023】補正後の画素速度D'の値が192～256であれば、変換後画素速度Pは“11”となる。このとき、データセクタ出力Tは“192”となる。このため、減算器33から読込EとしてD'＝192の値が出力される。

【0024】読込加算メモリ34は、注目画素の階調変換により生じた読込Eを読込メモリ35の中の注目画素の周辺画素に加算する。具体的には、図14に示される注目画素(\*)の階調変換により生じた読込Eの1/6を、注目画素の左下と右下の読込メモリ35の中の画素に加算する。

【0025】読込Eの2/6は注目画素の右下の画素に加算される。これにより読込の並移が行なわれる。

【0026】以上のように構成された多値読込並移処理回路を用いると、画像の出力に類似的な問題を与えることができない。さらに、上記のように出力するデータを各画素で複数ビットにすることにより、2値出力に比べて出力データの階調変化が緩やかになるという利点がある。

【0027】

【発明が解決しようとする問題】しかしながら、従来の多値読込並移処理回路は、原稿全体を決めたいさいで読込並移処理するため、画像データの品質が低下することがある。たとえば、原稿データ中に中間画素の文字などの速度が均一な中間画像が含まれていた場合、その均一な速度が決められたいさい値と異なっているれば、そのデータの読込力が低下し、画像の品位が低下してしまうのである。

【0028】すなわち、読取られた画像データが中間領域の速度の文字である場合に、読込並移処理が施されると、文字部分にも読込が置かれ、文字品位が劣化する。このような場合には、読込並移処理を施さない方がむしろ望ましいが、たとえば文字と写真が共存する所を処理する場合などには、読込並移処理を施した方が

望ましい出力が得られる。

【0029】この発明は、かかる問題点を解決するためになされたもので、画像データの品質を落とすことなく読込並移処理を行なうことができる画像処理装置を提供することを第1の目的としている。

【0030】また、この発明は読込並移処理を施した場合でも中間領域の文字の品位を劣化させない画像処理装置を提供することを第2の目的としている。

【0031】

【問題を解決するための手段】上記目的を達成するため、この発明のある局面に従うと、画像処理装置は、画像速度に応じて得られた多値(m個)のデジタルデータに、多値読込並移処理を行ない、 $n(2 < n < m)$  箇のデータを得る画像処理装置であって、多値のデジタルデータの中の中間領域を抽出する第1の抽出手段と、抽出された中間領域の速度値を抽出する第2の抽出手段と、抽出された速度値から、多値読込並移処理に用いるべき値を設定する設定手段と、設定されたべき値を用いて、多値読込並移処理を行なう処理手段とを備える。

【0032】さらに好ましくは、べき値は、速度ヒストグラムに基づいて設定される。さらに好ましくは、べき値は、抽出された中間領域の画素の基準速度に基づいて設定され、基準速度は画素数基準レベルを超えた数存在する画素の速度であり、画素数基準レベルは、基準速度初期値と設定すべきべき値の数とに基づいて設定される。

【0033】この発明に従うと、多値読込並移処理に用いるべき値が原稿データ中に含まれる中間領域文字や中間領域の画像データの速度値から設定される。これにより中間領域の文字や画像は原稿データと同じ速度で連続的に表現される。

【0034】

【発明の実施の形態】図1は本発明の実施の形態の1つであるデジタル複写機(画像処理装置)の構成を示す図である。

【0035】デジタル複写機は、画像読取部100と、プリンタ部200とから構成されている。通常は画像読取部100で読取られた画像データがプリンタ部200に送渡され、プリンタ部200が画像を形成することに

より複写機を構成する。

【0036】また、インターフェイス108により外部機器との接続が可能であるため、画像読取部100で読取ったデータを外部機器に出力したり、逆に外部機器からの画像データをプリンタ部200に送ることにより、画像を形成することが可能である。

【0037】<画像読取部100>露光ランプ101により照射された原稿ガラス107上の原稿の反射光は、3枚のミラー103a、b、cによりレンズ104に導かれ、CCDセンサ105に結像する。

【0038】また、露光ランプ101とミラー103a

はスキャンセクタ102により矢印の方向へ倍率に応じた速度で駆動される。これにより原稿ガラス107上の原稿を全面にわたって走査することができ、また、ミラー103bと103cは露光ランプ101とミラー103aのスキャンに伴い、速度 $v/2$ で矢印と同方向へ駆動される。

【0039】CCDセンサ105に入射された原稿の反射光は、センサ内で電気信号に変換され、画像処理部106により電気信号のデジタル処理、A/D変換、デジタル画像処理が行なわれた後、インターフェイス108またはプリンタ部200へ送られる。

【0040】<プリンタ部200>

【露光関連】プリンタ部200には、露光ヘッド202、感光体204を中心に各エレメントが配置されている。これらを中心に説明を行なう。

【0041】まず、画像読取部100またはインターフェイス108から送られてきた画像データは、画像データ補正部201により補正などの前処理が行なわれた後、露光ヘッド202に送られる。露光ヘッド202内部では、送られてきた画像データの電気信号に応じてレーザを発光させる。その光は、ポリゴンミラーにより1次元走査され、ミラー対203を経て感光体204へ到達する。

【0042】【感光体まわり】感光体204の周辺には、電子写真プロセスを行なうためのエレメントが配置されている。感光体は途中を時計回りに回転する。これにより各プロセスが連続的に行なわれる。

【0043】まず、帯電チャージ205は、感光体204を帯電させる。帯電された感光体はレーザ光によって露光される。レーザの発光は画像データが高速度であるほど明るく光るようになっている。レーザにより感光体上の電荷は除去される。そして除去された部分は現像露206により現像される。感光体204上に形成されたトナー像は、転写チャージ209により用紙上に転写される。感光体204は、その後クリーニング210で余分なトナーの清除がされた後、メインレイサ211により再度給電される工程に備える。

【0044】電子写真プロセスではこれらの帯電/露光/現像/転写/清掃の工程を1ルーチンとし、このルーチンを繰返し行なうことにより画像形成を行なっている。特にフルカラー画像においてはこの処理を各原色色ごとに4回繰返すことによりフルカラー画像が形成される。

【0045】【給紙/搬送】一方、転写される側の用紙は以下の順序で転写ベルトに供給され、最終出力画像を形成する。給紙カセット群212の中にはさまざまなサイズの用紙がセットされている。所望のサイズの用紙は各給紙カセットに取付けられている給紙ローラ213により搬送路へ供給される。搬送路へ供給された用紙は搬

送ローラ群214によりタイミンングローラ217へ送られる。

【0046】【転写/定着】前記転写チャージ209は、タイミンングローラ217から供給された用紙に感光体204上に形成されたトナー像を転写する。そして用紙上にトナー像が転写されると、給電分離チャージ211は、用紙の電荷を除去する。これにより感光体から用紙が分離される。

【0047】感光体204上から分離された用紙上のトナー像は定着ローラ対223により加熱される。トナーはこれにより溶かされて用紙上に定着される。その後用紙は排紙トレイ225に排出される。

【0048】図2は、図1のCCDセンサ105、画像処理部106の構成を示すブロック図である。

【0049】図を参照して、画像処理部106は、アナログ信号処理部106-01と、A/D変換部106-02と、シェーディング補正部106-03と、変倍移動処理部106-04と、γ補正部106-05と、MTF補正部106-06と、読込並移処理部106-07と、符号化/復号化処理部106-08と、ラインメモリ106-11と、制御部106-12と、圧縮メモリ部300とから構成される。

【0050】CCDセンサ105により光電変換された電気信号は原稿の反射光に比例したアナログ信号として出力される。

【0051】CCDセンサ105から出力されたアナログ信号は、アナログ信号処理部106-01内でサンプリングホールド/増幅/クランプ調整される。

【0052】そしてA/D変換部106-02によりアナログ信号はデジタル信号に変換される。

【0053】デジタル信号はデジタル補正部201からその後CCDの特性を除去するシェーディング補正がシェーディング補正部106-03で行なわれる。

【0054】シェーディング補正後のデータは、ラインメモリ106-11に蓄えられ、制御部106-12において符号化、画像編集の際に必要なパラメータが算出される。

【0055】その後、出力する画像サイズや印字位置の変更を行なうために変倍移動処理部106-04において変倍移動処理が行なわれる。

【0056】その後、全体の階調特性に応じたγ補正がγ補正部106-05において行なわれる。

【0057】さらに、MTF補正部106-06において画像のエッジ強調など、空間的な画像の補正が行なわれる。

【0058】その後、必要に応じて読込並移処理部106-07で読込並移処理が行なわれる。読込並移処理には、MTF補正部106-06から出力される画像データの画素速度Dと、制御部106-12から出力される基準速度Sとが用いられる。読込並移処理された画像デ

ータの変換後画素速度Pが調整並散処理部106-07からは出力される。

【0059】符号化/復号化処理部106-08では必要に応じて画像を効率よく圧縮メモリ部300に蓄えるために、画像の符号化を、または逆に圧縮メモリ部300から画像データを読み出すときには復号化を行なう。

【0060】以上のように処理された画像信号はプリンタ部200に送られることにより印字されたり、インタフェース108へ送られることにより外部機器に送出されたりする。

【0061】図3は、図2の調整並散処理部106-07の構成を示すブロック図である。図を参照して、調整並散処理部106-07は、加算器41と、階調変換器42と、減算器43と、調整加算トリクサ44と、調整メモリ45と、アドレスカウンタ46とから構成される。

【0062】それぞれのブロックの機能は、図10に説明したものと概略同一であるので、以下異なる部分のみについて説明する。

【0063】図4は、階調変換器42の構成を示すブロック図である。図を参照して、階調変換器42は、平均値回路AVE1〜3と、比較器CP1〜3と、データセレクタSELと、エンコーダENCとから構成される。

【0064】平均値回路AVE1〜3の各々とはデータセレクタSELとは、基準速度Sを入力する。基準速度Sは、基準速度S0〜S3から構成される。

【0065】平均値回路AVE1は、基準速度S0およびS1を入力し、その平均値をしきい値T1として出力する。

【0066】平均値回路AVE2は、基準速度S1およびS2を入力し、その平均値をしきい値T2として出力する。

【0067】平均値回路AVE3は、基準速度S2およびS3を入力し、その平均値をしきい値T3として出力する。

【0068】比較器CP1は、加算器41より出力される補正後の画素速度D'としきい値T1とを比較し、D'≧T1であれば、“1”をエンコーダENCへ出力する。D'<T1であれば、“0”をエンコーダENCへ出力する。

【0069】比較器CP2は、補正後の画素速度D'としきい値T2とを比較し、D'≧T2であれば、“1”をエンコーダENCへ出力する。D'<T2であれば、“0”をエンコーダENCへ出力する。

【0070】比較器CP3は補正後の画素速度D'としきい値T3とを比較し、D'≧T3であれば、“1”をエンコーダENCへ出力する。D'<T3であれば、“0”をエンコーダENCへ出力する。

【0071】エンコーダENCは比較器CP1〜CP3からの出力を加算し、変換後画素速度Pとして出力す

る。

【0072】データセレクタSELは、エンコーダENCの出力Pに応じて、基準速度S0、S1、S2、S3のうちの1つの値をデータセレクタ出力T1として出力する。

【0073】本実施の形態における画像処理装置では、入力された画像データの速度ヒストグラムに応じて、基準速度S1、S2の値を変化させることを特徴としている。

【0074】図5は、本実施の形態における復号機で実行される画像処理動作を示すフローチャートである。

【0075】図を参照して、ステップ#1で初期設定が行なわれる。ステップ#2で、取得された原稿画像のスケッチが行なわれ、速度ヒストグラムが作成される。

【0076】図7は速度ヒストグラムの具体例である。図7において、横軸は速度の画素数である。

【0077】ステップ#3で、得られた速度ヒストグラムから、多価調整並散処理に用いるしきい値を設定するための画素の速度である基準速度が、出力階調に合った数だけ設定される。

【0078】ステップ#4で、注目画素の原稿画像データ（画素速度）の読取りが行われる。ステップ#5で、ステップ#3において設定された基準速度からしきい値が得られる。得られたしきい値を用いて調整並散処理が行なわれる。

【0079】ステップ#6で、次の注目画素が走査される。ステップ#7で全ての画素の走査が終了したか否かが判定される。ステップ#7でNOであれば、ステップ#4からの処理が繰り返行なわれる。

【0080】図6は図5の基準速度設定処理（#3）のフローチャートである。図を参照して、ステップ#11で、出力装置からの情報、またはユーザの任意設定によって出力階調数nが設定される。本実施の形態にあっては出力階調数n=4としている。

【0081】ステップ#12で、出力階調数nに基づいて基準速度初期値（図7におけるSA、SB）が算出される。基準速度初期値は、256階調を、(n-1)等分したときの境界に位置する速度である。たとえば、出力階調数n=4であれば、256階調を3等分したときの境界にある速度値の85および170が基準速度初期値SA、SBとなる。また、基準速度初期値から所定の速度範囲が、基準速度を設定するための設定範囲とされる（図7参照）。

【0082】ステップ#13において、画素数基準レベル（図7における（1）または（2））が設定される。画素数基準レベルとは画素数の多い少ないを判断するためのレベルである。画素数基準レベルを超える数存在する、設定範囲内の画素の速度が基準速度とされる。【0083】ここで基準速度はそれぞれの設定範囲に1

つずつ必要である。したがって、それぞれの設定範囲に基準速度が1つずつあることを判定するために、ステップ#14において、画素数基準レベルを超える数存在する、設定範囲内の画素の速度が何個あるかが判定される。この個数を以下sと示す。

【0084】そして、 $s = n - 2$ であるか否かが判定される。すなわち、出力階調数nに対し、それぞれの設定範囲内に基準速度が1つずつ必要であるため、 $s = n - 2$ であれば、基準速度の設定処理を終了し、 $s = n - 2$ でなければ、ステップ#13で画素数基準レベルを設定し直すのである。

【0085】具体的には、速度の数sが $n - 2$ よりも大きい場合には、画素数基準レベルをある一定のレベルで上げてゆく。逆に速度の数sが $n - 2$ よりも小さい場合には、画素数基準レベルを一定のレベルで下げていく。

【0086】画素数基準レベルを上げていった結果、そのレベルが一定レベル以上となったのであれば、基準速度は基準速度初期値とする。または、このような場合には、基準速度を設定せず2値出力を行なうことも考えられる。

【0087】画素数基準レベルを下げていった結果、そのレベルが一定レベル以下になった場合にも同様に基準速度は基準速度初期値とされるか、または入力画像は2値出力される。

【0088】図7においては、画素数基準レベルを（1）から（2）の位置まで上げたときに、 $s = n - 2$ となり設定範囲内にある速度値S1、S2が基準速度とされる。

【0089】このようにして設定された基準速度S1、S2と速度値の下限値であるS0（=0）と、速度値の上限値であるS3（=255）とが図4に示されるように平均値回路AVE1〜3およびデータセレクタSELに入力される。平均値回路AVE1〜3が基準速度の平均を行なうことにより、しきい値T1〜T3が算出される。これらのしきい値T1〜T3に基づいて、補正後の画素速度D'が比較器CP1〜CP3により比較され、エンコーダENCへ出力される。

【0090】図8は、基準速度S1が85、基準速度S2が170である場合の注目画素の補正後の画素速度D'とエンコーダから出力される変換後画素速度Pと、データセレクタSELの出力T1と減算器から出力される調整Eとの関係を示した表である。

【0091】図を参照して、基準速度はS0=0、S1=85、S2=170、S3=255であるため、しきい値はT1=42、T2=127、T3=212となる。これにより、補正後の画素速度P'が0〜41の場合には、変換後画素速度Pは“0.0”となる。またこのとき、データセレクタSELの出力T1としてS0の値である0が出力される。したがって、減算器から出力される調整EはD' - 0の値となる。

【0092】補正後の画素速度D'の値が212〜26である場合には、エンコーダENCから出力される変換後画素速度Pは“0.1”となる。このとき、データセレクタSEL出力T1はS1の値である85となる。したがって、減算器から出力される調整EはD' - 85の値となる。

【0093】補正後の画素速度D'の値が27〜21である場合には、エンコーダENCから出力される変換後画素速度Pは“1.0”となる。このとき、データセレクタSELの出力T1はS2の値である170となる。したがって減算器から出力される調整EはD' - 170の値となる。

【0094】補正後の画素速度D'の値が212〜25である場合には、エンコーダから出力される変換後画素速度Pは“1.1”となる。このとき、データセレクタSELの出力T1はS3の値である255となる。したがって減算器から出力される調整EはD' - 255の値となる。

【0095】図9は、本実施の形態における画像処理装置の効果を説明するための図である。

【0096】図を参照して、入力される画像データが速度値180の一定の速度値を持つ中間速度データであるものとする。図9においてAは従来の技術における通常の多価調整並散処理をした場合の処理結果を示す図である。

【0097】通常の多価調整並散処理では、図に示されるように中間速度を線形的に再現しようとするため、速度値は170と255の間のどの値もを一定周期で繰返すことになる。このように従来の技術においては、中間速度は均一な速度で出力されないと同時に、周期的なパターンが出力されることによりモアレが生じる。

【0098】図9Bは多価調整並散処理において、モアレの発生を緩和することを目的としてランダムまたは周期的にしきい値の値を変化させた場合の処理結果を示している。この場合でもやはり、中間速度は170、255、または85の間で周期的な変化として表現される。

【0099】図9Cは本実施の形態における画像処理装置で出力を示した図である。本実施の形態においては、設定範囲内に中間速度がある場合に、その速度に合わせてしきい値が変化する。そのため、入力された画像データと出力する画像データとの間で調整が発生せず、結果として図示されるように均一速度での画像の出力が可能となる。なお図9Cの所では基準速度が180として設定されている。

【0100】このように本実施の形態によると、画像データの品質を落とすことなく調整並散処理を行なうことが出来る。また、調整並散処理を施した場合でも、中間調整後の画像（たとえば中間調整後の文字など）の品位を劣化させることがなくなる。

【0101】なお、図7において、本実施の形態におい

では設定範囲内で基準速度を定めることとしたが、しきい値を設定するときはこの設定範囲を調整するようにしてもよい。

〔010102〕また、画素数基準レベルをそれぞれの設定範囲で異なるようにしてもよい。さらに、しきい値を設定する条件を意図的に変える（たとえばユーザの任意設定など）ことにより、特定速度の画素を強調したり、出力階調数を調整することができる。

〔010103〕さらに、本実施の形態においては、出力階調数を4、設定する基準速度を2としたが、出力階調数が $n$ であり、設定する基準速度が $n-2$ であれば、この発明を実施することができ。

〔図面の簡単な説明〕

〔図1〕本発明の実施の形態の1つにおけるデジタル複写機の構成を示す図である。

〔図2〕図1の画像処理部106の構成を示すブロック図である。

〔図3〕図2の階調拡散処理部106-07の構成を示すブロック図である。

〔図4〕図3の階調変換器42の構成を示すブロック図である。

〔図5〕図1のデジタル複写機が行なう階調拡散処理のフローチャートである。

〔図6〕図5の基準速度設定処理（#3）のサブルーチンを示すフローチャートである。

〔図7〕速度ヒストグラムの具体例を示す図である。

〔図8〕補正後の画素速度 $D'$ と変換後画素速度 $P$ と、データセレクト出力 $T$ と、階差 $E$ との関係を示した図である。

〔図9〕本実施の形態におけるデジタル複写機の結果を説明するための図である。

〔図10〕従来の階差拡散処理回路の構成を示すブロック図である。

ク図である。

〔図11〕図10の加算器31に入力されるデータと出力されるデータとの関係を説明するための図である。

〔図12〕図10の階調変換器32の構成を示すブロック図である。

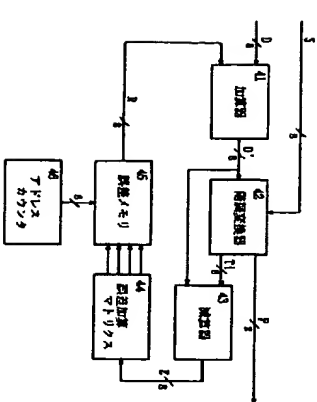
〔図13〕図10の回路における補正後の画素速度 $D'$ と、変換後画素速度 $P$ と、データセレクト出力 $T$ と、階差 $E$ との関係を示す図である。

〔図14〕図10の階差加算器34で行なわれる処理を説明するための図である。

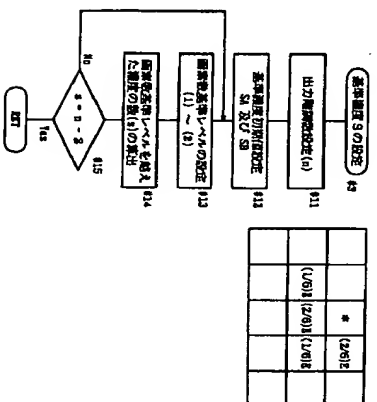
〔符号の説明〕

- 41 加算器
- 42 階調変換器
- 43 減算器
- 44 階差加算器トリックス
- 45 階差メモリ
- 46 アドレスカウンタ
- 47 平均値回路
- CP1~3 比較器
- SEL データセレクト
- ENC エンコーダ
- D 画素速度
- D' 補正後の画素速度
- Ti データセレクト出力
- P 変換後画素速度
- E 階差
- R 補正値
- S 基準速度
- T1~T3 しきい値
- SA, SB 基準速度初期値
- (1), (2) 画素数基準レベル
- n 出力階調数

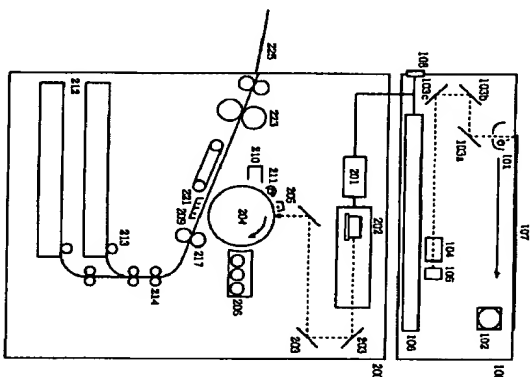
〔図3〕



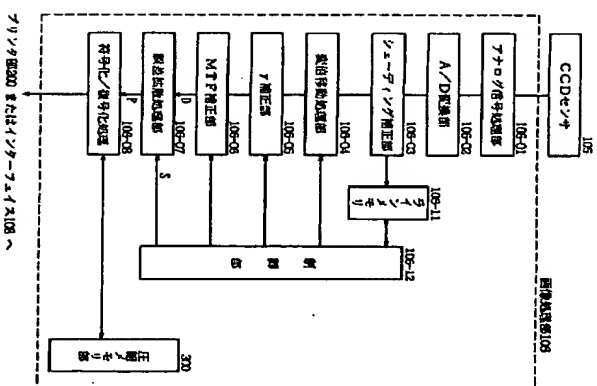
〔図4〕



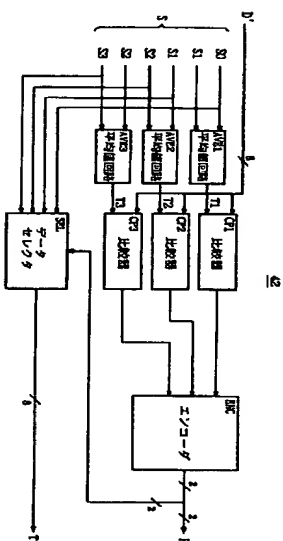
〔図1〕



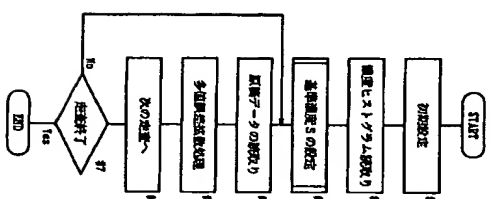
〔図2〕



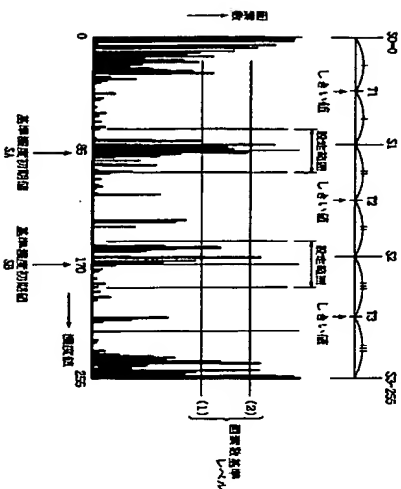
〔図4〕



〔図5〕



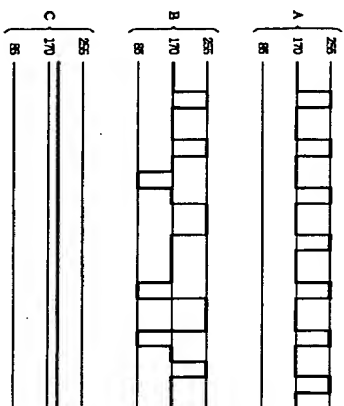
【図7】



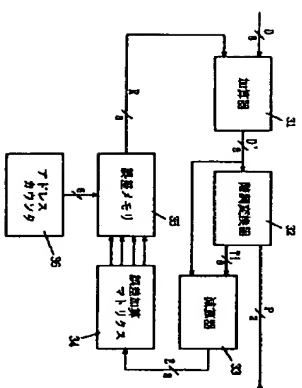
【図8】

項目	0	5	10	15	20	25
入力値	0	5	10	15	20	25
出力値	0	5	10	15	20	25
変換後の出力値	0	5	10	15	20	25
変換後の出力値	0	5	10	15	20	25

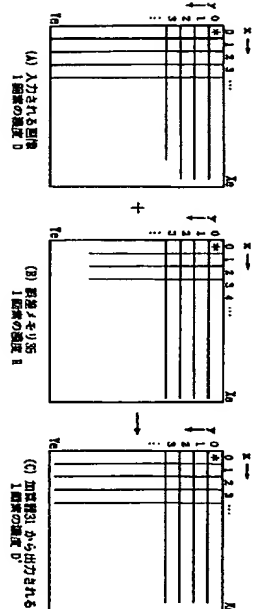
【図9】



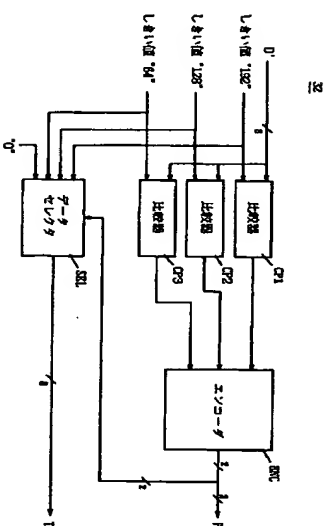
【図10】



【図11】



【図12】



【図13】

項目	0	5	10	15	20	25
入力値	0	5	10	15	20	25
出力値	0	5	10	15	20	25
変換後の出力値	0	5	10	15	20	25
変換後の出力値	0	5	10	15	20	25